

**РАСПРЕДЕЛЕННАЯ АРИФМЕТИКА И МУЛЬТИПЛЕКСИРОВАНИЕ
В ЦИФРОВОМ ФИЛЬТРЕ ВТОРОГО ПОРЯДКА С ОПИСАНИЕМ
В ПРОСТРАНСТВЕ СОСТОЯНИЙ**

Мингазин А.Т.

РАДИС Лтд.

Россия, 107005, Москва, ул. Радио, 12/2,
тел. 535-04-73, факс. 267-45-39, e-mail: alexmin@orc.ru

Реферат. Предложены две новые реализации цифрового фильтра второго порядка на основе описания в пространстве состояний, в которых используется распределенная арифметика и мультиплексирование. Каждая реализация содержит только один аккумулятор.

В цифровых фильтрах на основе описания в пространстве состояний (ПС) можно устранить колебания переполнения при любых значениях полюсов передаточной функции и одновременно получить низкую коэффициентную чувствительность и оптимальные шумовые характеристики [1]. Использование параллельных или каскадных форм на базе ПС-звеньев второго порядка позволяет уменьшить общее количество умножителей в структуре фильтра. Однако ПС-звено содержит девять умножителей вместо пяти, требующихся в звене прямой формы. Упростить аппаратную реализацию ПС-звена можно путем использования распределенной арифметики. Уайт [2,3] предложил соответствующую реализацию, в которой имеются три аккумулятора и одно ПЗУ. В данном сообщении предложены две другие реализации, включающие только один аккумулятор и одно ПЗУ. Эффект достигается благодаря мультиплексированию.

ПС-звено описывается следующей системой разностных уравнений

$$\begin{aligned} x'_{n+1} &= a_1 x'_n + a_2 x''_n + b_1 u_n \\ x''_{n+1} &= a_3 x'_n + a_4 x''_n + b_2 u_n \\ y_n &= c_1 x'_n + c_2 x''_n + d u_n, \end{aligned} \quad (1)$$

где u_n и y_n - входная и выходная переменные, x'_n, x''_n - переменные состояния, a_j, b_j, c_j, d - коэффициенты.

Соответствующая структура звена приведена на рис. 1а.

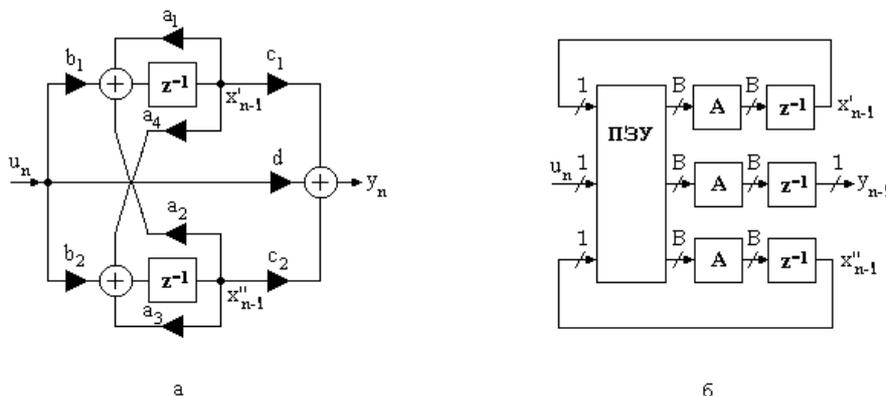


Рис.1 Структура ПС-звена а) и его реализация с распределенной арифметикой [2,3] б).

Как видно, необходимо выполнить три суммы произведений. При реализации этого звена с распределенной арифметикой требуется три ПЗУ с организацией 8 слов по В бит и три В-разрядных аккумулятора. Для простоты здесь, как и в [2,3], принято, что разрядности переменных, ПЗУ и аккумулятора идентичны, хотя на самом деле они могут существенно различаться [4]. Согласно (1) все суммы произведений выполняются для одних и тех же переменных, поэтому вместо трех ПЗУ можно использовать одно, но с организацией 8 слов по 3В бит [2,3], как показано на рис.1б. Здесь блок А означает аккумулятор. Введение дополнительных логических схем позволяет сократить количество слов в ПЗУ до 4 [3]. Из-за поразрядной обработки для вычисления одного выходного отсчета требуется В тактов. Обработка сразу нескольких бит увеличивает быстродействие, но приводит к росту объема ПЗУ или к увеличению количества ПЗУ и необходимости использования дополнительных сумматоров [2,3].

Рассмотрим теперь уравнение вида

$$v_k = \beta_{0,k} w_k + \sum_{i=1}^5 \beta_{i,k} v_{k-i}. \quad (2)$$

Пусть периодически изменяемые коэффициенты $\beta_{i,k}$, $i=0...5$, $k=0,1,2,...$ связаны с коэффициентами системы (1) согласно табл.1, причем $\beta_{i,k+3} = \beta_{i,k}$, а $w_k = u_n$ при $k=0,1,2$,

Таблица 1.

k	$\beta_{0,k}$	$\beta_{1,k}$	$\beta_{2,k}$	$\beta_{3,k}$	$\beta_{4,k}$	$\beta_{5,k}$
0	b_1	0	a_1	a_2	0	0
1	b_2	0	0	a_3	a_4	0
2	d	0	0	0	c_1	c_2

$w_k = u_{n+1}$ при $k=3,4,5$ и т.д., тогда переменные уравнения (2) будут связаны с переменными системы (1) согласно табл.2. Эту таблицу легко продолжить для $k>3$.

Таблица 2.

k	w_k	v_{k-1}	v_{k-2}	v_{k-3}	v_{k-4}	v_{k-5}
0	u_n	y_{n-1}	x'_n	x''_n	y_{n-2}	x'_{n-1}
1	u_n	x''_{n+1}	y_{n-1}	x'_n	x''_n	y_{n-2}
2	u_n	x'_{n+1}	x''_{n+1}	y_{n-1}	x'_n	x''_n
3	u_{n+1}	y_n	x'_{n+1}	x''_{n+1}	y_{n-1}	x'_n

Из табл.2 следует, что $v_{k-1} = y_{n-1}$ при $k=0$, $v_{k-1} = y_n$ при $k=3$ и т.д. Поэтому для реализации системы (1), может быть использовано уравнение (2), которое по существу описывает мультиплексное исполнение рассматриваемого звена.

ПС-звено с распределенной арифметикой, соответствующее уравнению (2), представлено на рис.2а. В нем используется одно ПЗУ с организацией 128 слов по В бит и один аккумулятор, а не три как на рис.1б. Два недействующих адреса ПЗУ необходимы для поочередного выбора областей памяти, соответствующих одному из трех наборов коэффициентов табл.1. Другой вариант реализации ПС-звена приведен на рис.2б. За счет введения двух коммутаторов требуется ПЗУ с организацией 32 слова по В бит. Заметим, что использование дополнительных логических

схем [3] в реализациях на рис.2а,б позволяет сократить количество слов в ПЗУ в два раза. Из-за мультиплексирования предлагаемые реализации ПС-звена уступают в быстродействии реализации на рис.1б (в три раза) и требуют некоторого усложнения устройства синхронизации.

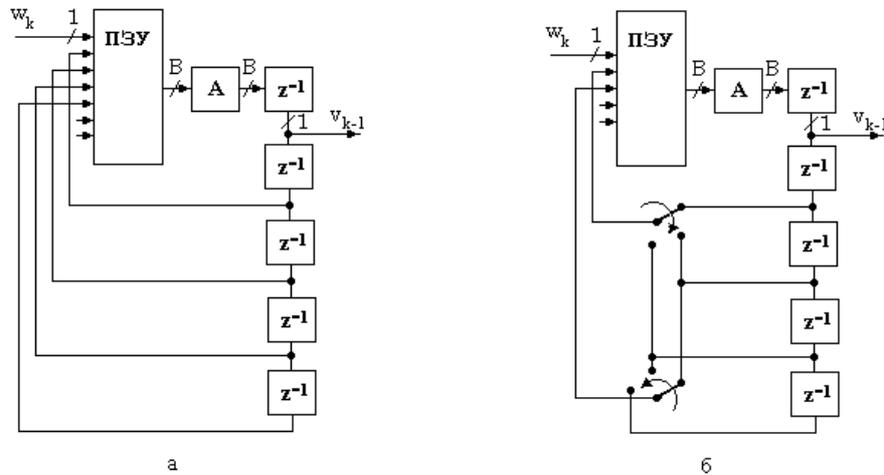


Рис.2 ПС-звенья с распределенной арифметикой: а) без коммутаторов и б) с коммутаторами.

ПС-звенья с распределенной арифметикой, приведенные здесь и в [2,3], отличаются объемом, количеством и организацией ПЗУ, количеством аккумуляторов, элементов задержки и дополнительных сумматоров, сложностью устройств синхронизации и быстродействием. Выбор того или иного построения звена будет определяться используемой элементной базой, требованиями к конкретному проекту и более детальной проработкой функциональных и принципиальных схем. Предложенные реализации ПС-звеньев дают дополнительные степени свободы при проектировании цифровых фильтров с распределенной арифметикой на основе заказных СБИС.

Литература

1. Barnes C.W. A parametric approach to the realization of second-order digital filter sections// IEEE Trans. 1985. CAS-32. № 6. P. 530-539.
2. White S.A. High-speed distributed-arithmetic realization of a second-order normal-form digital filter// IEEE Trans. 1986. CAS-33. № 10. P. 1036-1038.
3. White S.A. Applications of distributed arithmetic to digital signal processing: A tutorial review// IEEE ASSP Magazine. 1989. July. P. 4-19.
4. Мингазин А.Т. Вопросы аппаратурной реализации цифровых фильтров без операции явного умножения// Радиотехника. 1981. Т.36. № 4. С. 49-51.